

明 細 書

電子放出素子及びそれを用いたフィールドエミッションディスプレイ

技術分野

【0001】

本発明は、電子放出素子及びそれを用いたフィールドエミッションディスプレイに関するものである。

背景技術

【0002】

このような電子放出素子は、駆動用の電極及び接地用の電極を有し、フィールドエミッションディスプレイ（FED）やバックライトのような種々のアプリケーションに適用されている。FEDに適用する場合、複数の電子放出素子を2次元的に配列し、これら電子放出素子に対する複数の蛍光体が、所定の間隔を以ってそれぞれ配置されている。

【0003】

しかしながら、従来の電子放出素子の直進性、すなわち、放出された電子が所定の対象（例えば蛍光体）に直進する程度が良好でなく、放出された電子によって所望の電流密度を確保するためには、比較的高い電圧を電子放出素子に印加する必要がある。

【0004】

また、従来の電子放出素子をFEDに適用した場合、直進性が良好でないためにクロストークが比較的に大きくなる、すなわち、放出された電子が、対応する蛍光体に隣接する蛍光体に入射するおそれが高くなる。その結果、蛍光体のピッチを狭くするのが困難となり、隣接する蛍光体に電子が入射されるのを防止するためにグリッドを設ける必要がある。

【0005】

本発明の目的は、良好な放出電子の直進性を有する電子放出素子並びにそれを用いたフィールドエミッションディスプレイを提供することである。

【 0 0 0 6 】

本発明の他の目的は、比較的低真空で、非常に低い駆動電圧にて高い電流密度を有する電子放出を実現する電子放出素子及びそれを用いたフィールドエミッションディスプレイを提供することである。

発明の開示

【 0 0 0 7 】

本発明による電子放出素子は、

誘電体によって構成された電界印加部と、

この電界印加部の一方の面に形成された第 1 電極と、

前記電界印加部の一方の面に形成され、前記第 1 電極とともにスリットを形成する第 2 電極とを有することを特徴とするものである。

【 0 0 0 8 】

本発明によれば、第 1 又は第 2 電極にパルス電圧を印加すると、電界印加部から電子が放出される。電界印加部を誘電体によって構成することによって、従来の電子放出素子では達成できない良好な直進性を得ることができる。その結果、所望の電流密度を確保するために電子放出素子に印加される電圧が従来に比べて著しく低くなり、消費エネルギーが大幅に低減される。なお、第 1 及び第 2 電極を厚膜印刷によって電界印加部に形成することができるので、本発明による電子放出素子は、耐久性及びコスト低減の観点からも好ましい。

【 0 0 0 9 】

電子放出素子に印加される電圧を更に低減させるために、前記第 1 電極、第 2 電極及びスリットにカーボンコーティングを施するが好ましい。この場合、カーボンコーティングによって、電子とイオンとの衝突や発熱による第 1 及び第 2 電極の損傷のおそれが著しく軽減する。

【 0 0 1 0 】

電子の放出を良好に行うために、前記第 1 及び第 2 電極に対して所定の間隔を以って配置した第 3 電極を更に有し、前記第 1 及び第 2 電極と前記第 3 電極との間の空間を真空とするのが好ましい。

【 0 0 1 1 】

本発明による他の電子放出素子は、

圧電材料、電歪材料及び反強誘電材料のうちの少なくとも１種類によって構成された電界印加部と、

この電界印加部の一方の面に形成された第１電極と、

前記電界印加部の一方の面に形成され、前記第１電極とともにスリットを形成する第２電極とを有することを特徴とするものである。

【００１２】

本発明によれば、良好な直進性が得られるだけでなく、第１又は第２電極にパルス電圧を印加した際に、電界印加部が、アクチュエータとしても機能し、屈曲変位する。その結果、電子放出素子の直進性が更に向上する。

【００１３】

電子放出素子に印加される電圧を更に低減させるために、前記第１電極、第２電極及びスリットにカーボンコーティングを施するが好ましい。この場合、カーボンコーティングによって、電子とイオンとの衝突や発熱による第１及び第２電極の損傷のおそれが著しく軽減する。

【００１４】

この場合も、電子の放出を良好に行うために、前記第１及び第２電極に対して所定の間隔を以って配置した第３電極を更に有し、前記第１及び第２電極と前記第３電極との間の空間を真空とするのが好ましい。この際には、電界印加部がアクチュエータとしても機能し、その変位動作によって、放出電子量を制御することができる。

【００１５】

好適には、前記第３電極に直流のオフセット電圧を印加する電圧源と、この電圧源と前記第３電極との間に直列配置した抵抗とを更に有する。これによって、所望の電流密度を容易に達成することができるとともに、第３電極と第１及び第２電極との間の短絡が防止される。

【００１６】

例えば、前記第１電極にパルス電圧が印加されるとともに、前記第２電極に直流のオフセット電圧が印加される。

【 0 0 1 7 】

好適には、前記第 1 電極と電圧信号源との間に直列配置したコンデンサを更に有する。これによって、コンデンサを充填するまでの時間のみ第 1 電極と第 2 電極との間に電圧を印加することができ、その結果、第 1 及び第 2 電極の短絡による破損が防止される。

【 0 0 1 8 】

前記電界印加部の他方の面に形成され、前記第 1 電極に対応する第 4 電極を更に有する場合、第 1 電極と第 3 電極との間の電界印加部がコンデンサの機能を果たすので、第 1 及び第 2 電極の短絡による破損が防止される。この場合、例えば、前記第 4 電極にパルス電圧が印加されるとともに、前記第 2 電極に直流のオフセット電圧が印加される。

【 0 0 1 9 】

前記第 2 電極と直流オフセット電圧源との間に直列配置した抵抗を更に有してもよい。この場合、第 1 電極から第 2 電極に放電して流れる電流が抵抗によって抑制され、第 1 及び第 2 電極の短絡による破損が防止される。

【 0 0 2 0 】

印加電圧の大幅な低減を図るために、前記電界印加部の比誘電率を 1 0 0 0 以上とし、及び／又は、前記スリットの幅を 5 0 0 μ m 以下とするのが好ましい。

【 0 0 2 1 】

電子の放出を良好に行うために、前記第 1 電極と第 2 電極のうちの少なくとも一方が、鋭角を成す角部を有し、及び／又は、前記第 1 電極及び第 2 電極がカポナノチューブを有するのが好ましい。

【 0 0 2 2 】

本発明によるフィールドエミッションディスプレイは、
2 次元的に配列された複数の電子放出素子と、
これら電子放出素子に対してそれぞれ所定の間隔を以って配置した複数の蛍光体とを具備、
前記電流放出素子の各々が、
誘電体によって構成された電界印加部と、

この電界印加部の一方の面に形成された第1電極と、

前記電界印加部の一方の面に形成され、前記第1電極とともにスリットを形成する第2電極とを有することを特徴とするものである。

【0023】

本発明によれば、電子放出素子の直進性が優れているので、従来の電子放出素子を有する場合に比べてクロストークが小さくなり、蛍光体のピッチを狭くすることができ、かつ、隣接する蛍光体に電子が入射されるのを防止するためにグリッドを設ける必要がなくなる。その結果、本発明によるフィールドエミッションディスプレイは、解像度の向上、装置の小型化及びコスト低減の観点から好ましい。なお、フィールドエミッションディスプレイ内部の真空度が比較的低い場合でも電子の放出が可能であるため、蛍光体励起などの原因で内部の真空度が低下しても電子の放出を維持することができる。なお、従来のフィールドエミッションディスプレイでは、このような真空度の低下に対して、電子放出を維持するためのマージンとして真空空間を比較的大きく確保する必要があり、ディスプレイの薄型化が困難であった。それに対して、本発明では、真空度の低下に対して電子の放出を維持するために真空空間を予め大きく確保する必要がないので、ディスプレイの薄型化が可能となる。

【0024】

電子放出素子に印加される電圧を更に低減させるために、前記第1電極、第2電極及びスリットにカーボンコーティングを施するが好ましい。この場合、カーボンコーティングによって、電子とイオンとの衝突や発熱による第1及び第2電極の損傷のおそれが著しく軽減する。

【0025】

電子の放出を良好に行うために、前記第1及び第2電極に対して所定の間隔を以って配置した第3電極を更に有し、前記第1及び第2電極と前記第3電極との間の空間を真空とするのが好ましい。

【0026】

本発明による他のフィールドエミッションディスプレイは、
2次元的に配列された複数の電子放出素子と、

これら電子放出素子に対してそれぞれ所定の間隔を以って配置した複数の蛍光体とを具え、

前記電流放出素子の各々が、

圧電材料、電荷材料及び反強誘電材料のうちの少なくとも１種類によって構成された電界印加部と、

この電界印加部の一方の面に形成された第１電極と、

前記電界印加部の一方の面に形成され、前記第１電極とともにスリットを形成する第２電極とを有することを特徴とするものである。

【００２７】

本発明によれば、電子放出素子の直進性が更に良好になるので、本発明によるフィールドエミッションディスプレイは、小型化及びコスト低減の観点から更に好ましくなる。

【００２８】

電子放出素子に印加される電圧を更に低減させるために、前記第１電極、第２電極及びスリットにカーボンコーティングを施するが好ましい。この場合、カーボンコーティングによって、電子とイオンとの衝突や発熱による第１及び第２電極の損傷のおそれが著しく軽減する。

【００２９】

この場合も、電子の放出を良好に行うために、前記第１及び第２電極に対して所定の間隔を以って配置した第３電極を更に有し、前記第１及び第２電極と前記第３電極との間の空間を真空とするのが好ましい。この際には、電界印加部がアクチュエータとしても機能し、その変位動作によって、放出電子量を制御することができる。

【００３０】

好適には、前記第３電極に直流のオフセット電圧を印加する電圧源と、この電圧源と前記第３電極との間に直列配置した抵抗とを更に有する。これによって、所望の電流密度すなわち蛍光体の発光量を容易に達成することができるとともに、第３電極と第１及び第２電極との間の短絡が防止される。

【００３１】

例えば、前記第 1 電極にパルス電圧が印加されるとともに、前記第 2 電極に直流のオフセット電圧が印加される。

【 0 0 3 2 】

好適には、前記第 1 電極と電圧信号源との間に直列配置したコンデンサを更に有する。これによって、第 1 及び第 2 電極の短絡による破損が防止される。

【 0 0 3 3 】

前記電界印加部の他方の面に形成され、前記第 1 電極に対峙する第 4 電極を更に有する場合も、第 1 及び第 2 電極の短絡による破損が防止される。この場合、例えば、前記第 4 電極にパルス電圧が印加されるとともに、前記第 2 電極に直流のオフセット電圧が印加される。

【 0 0 3 4 】

前記第 2 電極と直流オフセット電圧源との間に直列配置した抵抗を更に有する場合も、第 1 及び第 2 電極の短絡による破損が防止される。

【 0 0 3 5 】

印加電圧の大幅な低減を図るために、前記電界印加部の比誘電率を 1 0 0 0 以上とし、及び／又は、前記スリットの幅を 5 0 0 μm 以下とするのが好ましい。

【 0 0 3 6 】

電子の放出を良好に行うために、前記第 1 電極と第 2 電極のうちの少なくとも一方が、鋭角を成す角部を有し、及び／又は、前記第 1 電極及び第 2 電極がカーボンナノチューブを有するのが好ましい。

【 0 0 3 7 】

本発明によるフィールドエミッションディスプレイは、2 次元的に配列された複数の電子放出素子を一体に形成した基板を更に具える。

【 0 0 3 8 】

図面の簡単な説明

図 1 は、本発明による電子放出素子の第 1 の実施の形態を示す図である。

図 2 は、本発明による電子放出素子の第 2 の実施の形態を示す図である。

図 3 は、本発明による電子放出素子の第 3 の実施の形態を示す図である。

図 4 は、本発明による電子放出素子の第 4 の実施の形態を示す図である。

図 5 は、本発明による電子放出素子の第 5 の実施の形態を示す図である。

図 6 は、本発明による電子放出素子の第 6 の実施の形態を示す図である。

図 7 は、本発明による電子放出素子の動作を説明するための図である。

図 8 は、本発明による他の電子放出素子の動作を説明するための図である。

図 9 は、本発明による F E D の実施の形態を示す図である。

図 1 0 は、本発明による電子放出素子の比誘電率と印加電圧との関係を示す図である。

図 1 1 は、図 1 0 を説明するための図である。

図 1 2 は、本発明による電子放出素子のスリット幅と印加電圧との関係を示す図である。

図 1 3 は、本発明による電子放出素子の第 7 の実施の形態を示す図である。

図 1 4 は、図 1 3 の電子放出素子の動作を説明するための図である。

図 1 5 は、本発明による電子放出素子の第 8 の実施の形態を示す図である。

図 1 6 は、図 1 5 の電子放出素子の動作を説明するための図である。

発明を実施するための最良の形態

【 0 0 3 9 】

本発明による電子放出素子及びそれを用いたフィールドエミッションディスプレイの実施の形態を、図面を参照して詳細に説明する。

【 0 0 4 0 】

図 1 A は、本発明による電子放出素子の第 1 の実施の形態の上面図であり、図 1 B は、その I - I 断面図である。この電子放出素子は、誘電体によって構成された電界印加部 1 と、その一方の面に形成された第 1 電極としての駆動電極 2 と、それと同一面に形成され、駆動電極 2 とともにスリットを形成する第 2 電極としてのコモン電極 3 とを有し、基板 4 の上に形成される。好適には、この電子放出素子は、放出された電子を良好に捕獲するために、電界印加部 1 の一方の面に對して所定の間隔を配置した第 3 電極としての電子捕獲電極 5 を更に有し、これらの間の空間を真空状態に保持する。また、駆動電極 2 及びコモン電極 3 の短絡による破損を防止するために、駆動電極 2 と図示しない電圧信号源との間に、図示しないコンデンサを直列配置し、及び／又は、コモン電極 3 と図示しない直流オ

フセット電圧源との間に、図示しない抵抗を直列配置する。

【0041】

電界印加部1を構成する誘電体として、好適には、比誘電率が比較的高い、例えば1000以上の誘電体を採用する。このような誘電体としては、チタン酸バリウム他に、ジルコン酸鉛、マグネシウムニオブ酸鉛、ニッケルニオブ酸鉛、亜鉛ニオブ酸鉛、マンガンニオブ酸鉛、マグネシウムタンタル酸鉛、ニッケルタンタル酸鉛、アンチモンスズ酸鉛、チタン酸鉛、チタン酸バリウム、マグネシウムタングステン酸鉛、コバルトニオブ酸鉛等又はこれらの任意の組合せを含有するセラミックスや、主成分がこれらの化合物を50重量%以上含有するものや、前記セラミックスに対して更にランタン、カルシウム、ストロンチウム、モリブデン、タングステン、バリウム、ニオブ、亜鉛、ニッケル、マンガン等の酸化物若しくはこれらのいずれかの組合せ又は他の化合物を適切に添加したもの等を挙げることができる。例えば、マグネシウムニオブ酸鉛(PMN)とチタン酸鉛(PT)の2成分系 $n\text{PMN}-m\text{PT}$ (n, m をモル数比とする。)においては、PMNのモル数比を大きくすると、キュリー点が下げられて、室温での比誘電率を大きくすることができる。特に、 $n=0.85-1.0$, $m=1.0$ で比誘電率3000以上となり好ましい。例えば、 $n=0.91$, $m=0.09$ で室温の比誘電率15000, $n=0.95$, $m=0.05$ で室温の比誘電率20000が得られる。次に、マグネシウムニオブ酸鉛(PMN)、チタン酸鉛(PT)、ジルコン酸鉛(PZ)の3成分系では、PMNのモル数比を大きくする他に、正方晶と擬立方晶又は正方晶と菱面体晶のモルフォトロピック相境界(MPB:Morphotropic Phase Boundary)付近の組成とすることが比誘電率を大きくするのに好ましい。例えば、 $\text{PMN}:\text{PT}:\text{PZ}=0.375:0.375:0.25$ にて比誘電率5500, $\text{PMN}:\text{PT}:\text{PZ}=0.5:0.375:0.125$ にて比誘電率4500となり、特に好ましい。さらに、絶縁性が確保できる範囲内でこれらの誘電体に白金のような金属を混入して、誘電率を向上させるのが好ましい。この場合、例えば、誘電体に白金を重量比で20%混入させる。

【0042】

本実施の形態では、駆動電極2は、鋭角を成す角部を有する。駆動電極2には、

図示しない電源からパルス電圧が印加され、主に角部から電子が放出される。なお、電子の放出を良好に行うために、駆動電極 2 とコモン電極 3 との間のスリットの幅 Δ を、好適には $500\ \mu\text{m}$ 以下にする。駆動電極 2 を、高温酸化雰囲気に対して耐性を有する導体、例えば金属単体、合金、絶縁性セラミックスと金属単体との混合物、絶縁性セラミックスと合金との混合物等によって構成し、好適には、白金、パジウム、ロジウム、モリブデン等の高融点貴金属や、銀-パラジウム、銀-白金、白金-パラジウム等の合金を主成分とするものや、白金とセラミックス材料とのサーメット材料によって構成する。更に好適には、白金のみ又は白金系の合金を主成分とする材料によって構成する。また、電極として、カーボン、グラファイト系の材料、例えば、ダイヤモンド薄膜、ダイヤモンドライクカーボン、カーボンナノチューブも好適に使用される。なお、電極材料中に添加させるセラミックス材料の割合は、 $5-30$ 体積%程度が好適である。

【0043】

駆動電極 2 を形成するに当たり、上記材料を用いて、スクリーン印刷、スプレー、コーティング、ディッピング、塗布、電気泳動法等の各種の厚膜形成方法や、スパッタリング、イオンビーム、真空蒸着、イオンプレーティング、CVD、めっき等の各種の薄膜形成手法による通常の膜形成手法に従って形成することができ、好適には、これら厚膜形成手法によって形成される。

【0044】

厚膜形成手法によって駆動電極 2 を形成する場合、その厚さは、一般的には $20\ \mu\text{m}$ 以下となり、好適には $5\ \mu\text{m}$ 以下となる。

【0045】

コモン電極 3 には、直流のオフセット電圧が印加され、図示しないスルーホールを通じて基盤 4 の裏面から配線として引き出される。

【0046】

コモン電極 3 は、駆動電極 2 と同様な材料及び手法によって形成されるが、好適には上記厚膜形成手法によって形成する。コモン電極 3 の厚さも、一般的には $20\ \mu\text{m}$ 以下とし、好適には $5\ \mu\text{m}$ 以下とする。

【0047】

駆動電極 2 に電氣的に接続した配線と、コモン電極 3 に電氣的に接続した配線とを電氣的に分離するために、基板 4 を電氣的な絶縁材料で構成するのが好ましい。

【 0 0 4 8 】

したがって、基板 4 を、高耐熱性の金属や、その金属表面をガラスなどのセラミックス材料によって被覆したホーローのような材料によって構成することができるが、セラミックスで構成するのが最適である。

【 0 0 4 9 】

基板 4 を構成するセラミックスとしては、例えば、安定化された酸化ジルコニウム、酸化アルミニウム、酸化マグネシウム、酸化チタン、スピネル、ムライト、窒化アルミニウム、窒化珪素、ガラス、これらの混合物等を使用することができる。その中でも、酸化アルミニウム及び安定化された酸化ジルコニウムが、強度及び剛性の観点から好ましい。安定化された酸化ジルコニウムは、機械的強度が比較的高いこと、靱性が比較的高いこと、駆動電極 2 及びコモン電極 3 との化学反応が比較的小さいことなどの観点から特に好適である。なお、安定化された酸化ジルコニウムとは、安定化酸化ジルコニウム及び部分安定化酸化ジルコニウムを包含する。安定化された酸化ジルコニウムでは、立方晶などの結晶構造をとるため、相転移が生じない。

【 0 0 5 0 】

一方、酸化ジルコニウムは、1000℃前後で単斜晶と正方晶との間を相転移し、このような相転移の際にクラックが発生するおそれがある。安定化された酸化ジルコニウムは、酸化カルシウム、酸化マグネシウム、酸化イットリウム、酸化スカンジウム、酸化イッテルビウム、酸化セリウム、希土類金属の酸化物等の安定剤を、1-30モル%含有する。なお、基板 4 の機械的強度を向上させるために、安定化剤が酸化イットリウムを含有するのが好適である。この場合、酸化イットリウムを、好適には1.5-6モル%、更に好適には2-4モル%含有し、更に0.1-5モル%の酸化アルミニウムを含有するのが好ましい。

【 0 0 5 1 】

また、結晶相を、立方晶+単斜晶の混合相、正方晶+単斜晶の混合相、立方晶

+ 正方晶 + 単斜晶の混合相等とすることができるが、その中でも、主たる結晶相を、正方晶又は正方晶 + 立方晶の混合相としたものが、強度、韌性及び耐久性の観点から最適である。

【 0 0 5 2 】

基板 4 をセラミックスから構成した場合、比較的多数の結晶粒が基板 4 を構成するが、基板 4 の機械的強度を向上させるためには、結晶粒の平均粒径を、好適には $0.05 - 2 \mu m$ とし、更に好適には $0.1 - 1 \mu m$ とする。

【 0 0 5 3 】

電界印加部 1、駆動電極 2 及びコモン電極 3 をそれぞれ形成する度に熱処理すなわち焼成して基板 4 と一体構造にすることができ、また、これら電界印加部 1、駆動電極 2 及びコモン電極 3 を形成した後、同時に熱処理すなわち焼成して、これらを同時に基板 4 に一体に結合することもできる。

【 0 0 5 4 】

なお、駆動電極 2 及びコモン電極 3 の形成手法によっては、一体化のための熱処理すなわち焼成を必要としない場合もある。

【 0 0 5 5 】

基板 4 と、電界印加部 1、駆動電極 2 及びコモン電極 3 とを一体化させるための熱処理すなわち焼成温度としては、一般に $500 - 1400^{\circ}C$ の範囲とし、好適には、 $1000 - 1400^{\circ}C$ の範囲とする。さらに、膜状の電圧印加部 1 を熱処理する場合、高温時に電界印加部 1 の組成が不安定にならないように、電界印加部 1 の蒸発源とともに雰囲気制御を行いながら熱処理すなわち焼成を行うのが好ましく、また、電界印加部 1 を適切な部材によってカバーし、電界印加部 1 の表面が焼成雰囲気に直接露出しないようにして焼成する手法を採用するのが好ましい。この場合、カバーする部材としては、基板 4 と同様な材料を用いることとなる。

【 0 0 5 6 】

図 2 A は、本発明による電子放出素子の第 2 の実施の形態の上面図であり、図 2 B は、その II-II 断面図である。この電子放出素子は、電界印加部 1、駆動電極 2 及びコモン電極 3 にそれぞれ対応する電界印加部 11、駆動電極 12 及び

コモン電極 1 3 の他に、電界印加部 1 1 の他方の面に形成された第 4 電極としての駆動端子電極 1 4 を更に有し、基板 1 5 の上に形成される。この場合も、好適には、電子放出素子は、放出された電子を良好に捕獲するために、電界印加部 1 の一方の面に対して所定の間隔を配置した第 3 電極としての電子捕獲電極 1 6 を更に有し、これらの間の空間を真空状態に保持する。

【 0 0 5 7 】

本実施の形態では、駆動電極 1 2 と駆動端子電極 1 4 との間の電界印加部 1 1 がコンデンサの役割を果たすので、駆動電極 1 2 及びコモン電極 1 3 の短絡による破壊を防止するためにコンデンサを別に設ける必要がなくなる。この場合、駆動端子電極 1 4 にパルス電圧が印加されるとともに、コモン電極 1 3 に直流のオフセット電圧が印加される。

【 0 0 5 8 】

駆動端子電極 1 4 も、駆動電極 1 2 及びコモン電極 1 3 と同様な材料及び手法によって形成されるが、好適には上記厚膜形成手法によって形成する。駆動端子電極 1 4 の厚さも、一般的には $20\ \mu\text{m}$ 以下、好適には $5\ \mu\text{m}$ 以下にする。

【 0 0 5 9 】

図 3 A は、本発明による電子放出素子の第 3 の実施の形態の上面図であり、図 3 B は、その III-III 断面図である。本実施の形態では、第 1 の実施の形態と同様に電界印加部 2 1 の一方の面に駆動電極 2 2 及びコモン電極 2 3 が形成されるが、これら駆動電極 2 2 及びコモン電極 2 3 の表面には複数のカーボンナノチューブ (CNT) が設けられており、これによって、駆動電極 2 2 にパルス電圧を印加するとともに、コモン電極 2 3 に直流のオフセット電圧を印加すると、CNT の先端から電子が放出されやすくなる。

【 0 0 6 0 】

図 4 A は、本発明による電子放出素子の第 4 の実施の形態の上面図であり、図 4 B は、その IV-IV 断面図である。本実施の形態では、第 2 の実施の形態と同様に電界印加部 3 1 の一方の面に駆動電極 3 2 及びコモン電極 3 3 が形成されるとともにその他方の面に駆動端子電極 3 4 が形成されているが、これら駆動電極 3 2 及びコモン電極 3 3 の表面には複数のカーボンナノチューブ (CNT) が

設けられており、これによって、駆動端子電極 33 にパルス電圧を印加するとともに、コモン電極 33 に直流のオフセット電圧を印加すると、CNT の先端から電子が放出されやすくなる。

【0061】

図 5 A は、本発明による電子放出素子の第 5 の実施の形態の上面図であり、図 5 B は、その V-V 断面図である。本実施の形態では、電界印加部 41 の一方の面に櫛歯形状の駆動電極 42 及びコモン電極 43 を形成する。この場合、駆動電極 42 にパルス電圧が印加されるとともに、コモン電極 43 に直流のオフセット電圧が印加されると、これら駆動電極 42 及びコモン電極 43 の角部から電子が放出されやすくなる。

【0062】

図 6 A は、本発明による電子放出素子の第 6 の実施の形態の上面図であり、図 6 B は、その VI-VI 断面図である。本実施の形態では、電子放出素子は、反強誘電材料によって構成した電界印加部 51a, 51b と、その一方の面にそれぞれ形成した櫛歯形状の駆動電極 52a, 52b 及びコモン電極 53a, 53b とを有する。

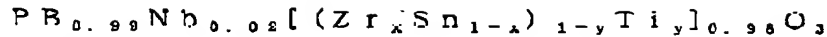
【0063】

電子放出素子は、スペーサ層 54 を介して基板 55 の上に設けられたシート層 56 の上に配置される。これによって、電界印加部 51a, 51b、駆動電極 52a, 52b、コモン電極 53a, 53b、シート層 56 及びスペーサ層 54 は、アクチュエータ 57a, 57b をそれぞれ構成する。

【0064】

電界印加部 51a, 51b を構成する反強誘電材料としては、ジルコン酸鉛を主成分とするもの、ジルコン酸鉛とスズ酸鉛とからなる成分を主成分とするもの、ジルコン酸鉛に酸化ランタンを添付したもの、ジルコン酸鉛とスズ酸鉛とからなる成分に対してジルコン酸鉛やニオブ酸鉛を添加したものをを用いるのが好適である。特に、低電圧で駆動させる場合には、ジルコン酸鉛とスズ酸鉛とからなる成分を含む反強誘電材料を用いるのが好適である。この組成は、以下のようになる。

【0065】



【0066】

また、反強誘電材料を多孔質にすることもでき、この場合、気孔率を30%以下にするのが好適である。

【0067】

電界印加部51a, 51bを形成するに当たり、上記厚膜形成手法を用いて形成するのが好適であり、微細な印刷を廉価に行うことができるという理由から、スクリーン印刷法が特に好適に用いられる。なお、電界印加部51a, 51bの厚さとしては、低作動電圧で大きな変位を得るなどの理由から、スクリーン印刷法が特に好適に用いられる。なお、電界印加部51a, 51bの厚さとしては、低作動電圧で大きな変位を得るなどの理由から、好適には50μm以下とし、更に好適には、3-40μmとする。

【0068】

このような厚膜形成手法によって、平均粒子径が0.01-7μm程度、好適には0.05-5μm程度の反強誘電材料のセラミック粒子を主成分とするペーストやスラリーを用いて、シート層56の表面上に膜形成することができ、良好な素子特性が得られる。

【0069】

電気泳動法は、高密度かつ高い形状制御で膜を形成でき、技術文献「DENKI KAGAKU 53, No. 1 (1985), p63-68 安高和夫著」や、「第1回電気泳動法によるセラミックスの高次成形法 研究時論会 予稿集 (1998), p5-6, p23-24」に記載されているような特徴を有する。したがって、要求精度、信頼性等を考慮して、各種手法を適切に選択して用いるのが好適である。

【0070】

シート層56は、比較的肉薄に形成され、外部応力に対して振動を受けやすい構造となっている。シート層56を、好適には高耐熱性材料で構成する。その理由は、図2及び4のように駆動端子電極をシート層56に直接接合するに当たり、

有機接着剤などの耐熱性の比較的低い材料を使用することなくシート層 5 6 を直接支持する構造をとる場合、少なくとも電界印加部 5 1 a, 5 1 b の形成時にシート層 5 6 が変質するのを防止するためである。なお、シート層 5 6 をセフミックスで構成する場合、図 1 の基板 4 と同様に構成する。

【 0 0 7 1 】

スペーサ層 5 4 を、好適にはセラミックスから構成するが、それを、シート層 5 6 を構成するセフミックス材料と同一とすることも、それとは異なるセラミックス材料とすることもできる。そのようなセラミックスとしては、シート層 5 6 を構成するセラミックス材料と同様に、例えば、安定化された酸化ジルコニウム、酸化アルミニウム、酸化マグネシウム、酸化チタン、スピネル、ムライト、窒化アルミニウム、窒化珪素、ガラス、これらの混合物等を使用することができる。

【 0 0 7 2 】

スペーサ層 5 4、基板 5 5 及びシート層 5 6 を構成するセラミックス材料と異なるセラミックス材料としては、酸化ジルコニウムを主成分とする材料、酸化アルミニウムを主成分とする材料、これらの混合物を主成分とする材料等が好適に採用される。その中でも、酸化ジルコニウムを主成分としたものが特に好ましい。なお、焼結助剤として粘土などを添付することもあるが、酸化珪素、酸化ホウ素等のガラス化しやすいものが過剰に含まれないように、助剤成分を調整する必要がある。その理由は、これらガラス化しやすい材料は、電界印加部 5 1 a, 5 1 b との接合の観点からは有利であるが、電界印加部 5 1 a, 5 1 b との反応を促進し、電界印加部 5 1 a, 5 1 b が所定の組成を維持するのが困難となり、その結果、素子特性を低下させる原因となるからである。

【 0 0 7 3 】

すなわち、スペーサ層 5 4、基板 5 5 及びシート層 5 6 に含まれる酸化珪素などを、重量比で 3 % 以下、好適には 1 % 以下となるように制限するのが好ましい。ここで、主成分とは、重量比で 5 0 % 以上の割合で存在する成分をいう。

【 0 0 7 4 】

スペーサ層 5 4、基板 5 5 及びシート層 5 6 を 3 層の積層体として構成するのが好適であり、この場合、例えば、一体同時焼成、ガラスや樹脂によって各層を

接合一体化又は後付けを行う。なお、4層以上の積層体とすることもできる。

【0075】

本実施の形態のように電界印加部51a、51bを反弛誘電体材料によって構成した場合、電界が加えられない状態では、電界印加部51bのように平坦形状となり、それに対して、電界が加えられると、電界印加部51aのように凸状に屈曲変位する。このように凸状に屈曲変位することによって、電子放出素子とそれに対向する電子捕獲電極58との間の間隔が狭くなるので、矢印で示したように発生する電子の直進性が更に良好になる。したがって、この屈曲変位量を以って、電子捕獲電極58に到達する放出電子量を制御することが可能である。

【0076】

次に、本発明による電子放出素子の動作を説明する。

図7は、本発明による電子放出素子の動作を説明するための図である。この場合、電流制御素子61は、図1に示す構成を有し、その周辺は、真空チャンバ62によって真空状態に保持される。また、駆動電極63とコモン電極64との間の短絡を防止するために、駆動電極63と電圧信号源65との間にコンデンサ66を直列配置している。駆動電極63及びコモン電極64に対向する電子捕獲電極67には、バイアス電圧Vbが印加される。

【0077】

信号電圧源65に印加される電圧V₁を-400Vとし、コンデンサ66の容量を500pFとし、バイアス電圧Vbを0Vとし、駆動電極63とコモン電極64とによって形成されるスリットの幅を10μmとし、真空チャンバ62の内部の真空度を 1×10^{-3} Paとした場合、駆動電極63に流れる電流I₁が2.0Aとなり、電子捕獲電極67から取り出されるコレクタ電流I_cの密度が1.2A/cm²となる。その結果、本発明の電子放出素子によれば、従来の電子放出素子に比べて、低い電圧及び低い真空度で高い電流密度が得られ、その結果、優れた直進性を示す。なお、図7Bに示すように、コレクタ電流I_cは、バイアス電圧Vbが高くなるに従って大きくなる。

【0078】

図8は、本発明による他の電子放出素子の動作を説明するための図である。こ

の場合、電流制御素子 7 1 は、図 2 に示す構成を有し、その周辺は、真空チャンバ 7 2 によって真空状態に保持される。また、駆動電極 7 3 とコモン電極 7 4 との間の短絡を防止するために、駆動電極 7 3 と駆動端子電極 7 5 との間の電界印加部 7 6 がコンデンサの役割を果たす。駆動電極 7 3 及びコモン電極 7 4 には、電子捕獲電極 7 7 が対向する。

【0079】

信号電圧源 7 8 に印加される電圧 V_1 を -400 V とし、電界印加部 7 6 が 530 pF の容量のコンデンサの役割を果たし、駆動電極 7 3 とコモン電極 7 4 とによって形成されるスリットの幅を $10\text{ }\mu\text{m}$ とし、真空チャンバ 7 2 の内部の真空度を $1 \times 10^{-3}\text{ Pa}$ とした場合、駆動端子電極 7 5 に流れる電流 I_1 が $2.0\text{ }\mu\text{A}$ となり、電子捕獲電極 7 7 から取り出されるコレクタ電流 I_c の密度が $1.2\text{ }\mu\text{A}/\text{cm}^2$ となる。その結果、本発明の他の電子放出素子によれば、従来の電子放出素子に比べて、低い電圧及び低い真空度で高い電流密度が得られ、その結果、優れた直進性を示す。なお、電圧 V_1 、電流 I_c 、 I_1 、 I_2 の波形を、図 8 B において曲線 a d でそれぞれ示す。

【0080】

図 9 は、本発明による FED の実施の形態を示す図である。この FED は、2 次元的に配列された複数の電子放出素子 8 1 R、8 1 G、8 1 B と、これら電子放出素子 8 1 R、8 1 G、8 1 B に対してそれぞれ所定の間隔を以って配置した赤色蛍光体 8 2 R、緑色蛍光体 8 2 G 及び青色蛍光体 8 2 B とを具える。

【0081】

本実施の形態では、電子放出素子 8 1 R、8 1 G、8 1 B が基板 8 3 に形成され、赤色蛍光体 8 2 R、緑色蛍光体 8 2 G 及び青色蛍光体 8 2 B が電子捕獲電極 8 4 を介してガラス基板 8 5 に形成される。電子放出素子 8 1 R、8 1 G、8 1 B は、図 2 に示す構造を有するが、図 1、3-6 のうちのいずれかの構造を有することもできる。

【0082】

本実施の形態によれば、電子放出素子 8 1 R、8 1 G、8 1 B の直進性が優れているので、従来の電子放出素子を有する場合に比べてクロストークが小さくな

り、蛍光体 82R、82G、82B のピッチを狭くすることができ、かつ、隣接する蛍光体 82R、82G、82B に電子が入射されるのを防止するためにグリッドを設ける必要がなくなる。その結果、本実施の形態の FED は、小型化及びコスト低減の観点から好ましい。なお、真空度が比較的低い場合でも電子の放出が可能であるので、真空空間を予め大きくして真空度の低下に対するマージンをみる必要がなくなり、FED の薄型化の制約が少なくなる。

【0083】

図 10 は、本発明による電子放出素子の比誘電率と印加電圧との関係を示す図であり、図 11 は、それを説明するための図である。図 10 の特性は、図 11 に示すように駆動電極 91 とコモン電極 92a-92c とによって形成されるスリットの幅 d1、d2 がいずれも 10 μ m である場合の電界印加部の比誘電率と、電界の放出に必要な印加電圧との関係を示す図である。

【0084】

図 10 に示すように、従来の電子放出素子に比べて低い印加電圧を用いて電子放出素子を駆動させる場合、比誘電率を 1000 以上にするのが好ましいことがわかる。

【0085】

図 12 は、本発明による電子放出素子のスリット幅と印加電圧との関係を示す図である。図 12 から、電子放出現象が生じるためにはスリット幅を 500 μ m 以下にする必要があることがわかる。なお、市販のプラズマディスプレイ、蛍光表示管又は液晶ディスプレイで用いられるドライバ IC で本発明による電子放出素子を駆動するためには、スリット幅を 20 μ m 以下にする必要がある。

【0086】

図 13A は、本発明による電子放出素子の第 7 の実施の形態の上面図であり、図 13B は、その V I I-V I I 断面図である。本実施の形態では、電界印加部 101 の一方の側に半円形状の駆動電極 102 及びコモン電極 103 を形成し、駆動電極 102、コモン電極 103 及びこれらによって形成されたスリットにカーボンコーティング 104 を施す。

【0087】

図 1 3 に示す構成を有する電子放出素子の動作を、図 1 4 を用いて説明する。この場合、電流放出素子の周辺は、真空チャンバ 1 1 1 によって真空状態に保持される。駆動電極 1 0 2 とコモン電極 1 0 3 との間の短絡を防止するために、駆動電極 1 0 2 と電圧信号源 1 1 2 との間にコンデンサ 1 1 3 を直列配置している。駆動電極 1 0 2 及びコモン電極 1 0 3 に対向する電子捕獲電極 1 1 4 には、蛍光体 1 1 5 が設けられ、バイアス電圧 V_b が印加される。

【 0 0 8 8 】

駆動電極 1 0 2 及びコモン電極 1 0 3 は、膜厚 $3\mu\text{m}$ の Au であり、これら駆動電極 1 0 2 及びコモン電極 1 0 3 と、その間のスリット部とに対して、カーボン膜コーティング 1 0 4 (膜厚 $3\mu\text{m}$) を行った。信号電圧源 1 1 2 に印加される電圧 V_k を 25V とし、コンデンサ 1 1 3 の容量を 5nF とし、バイアス電圧 V_b を 300V とし、電界印加部 1 0 1 を、比誘電率が 14000 の電歪材料で構成し、駆動電極 1 0 2 とコモン電極 1 0 3 とによって形成されるスリットの幅を $10\mu\text{m}$ とし、真空チャンバ 1 1 1 の内部の真空度を $1 \times 10^{-5}\text{Pa}$ とした場合、電子捕獲電極 1 1 4 に流れる電流 I_c は 0.1A となり、駆動電極 1 0 2 に流れる電流 I_1 (0.25A) に対して約 40% の電流を電子流として取り出しており、駆動電極 1 0 2 とコモン電極 1 0 3 との間の電圧 V_s 、すなわち、電子の放出に必要な電圧が 23.8V となる。その結果、図 1 3 に示す電子放出素子によれば、電子の放出に必要な電圧を著しく低くすることができる。また、カーボンコーティング 1 0 4 によって、電子又はイオンの衝突や発熱によって駆動電極 1 0 2 及びコモン電極 1 0 3 が損傷されるおそれが著しく軽減される。なお、駆動電極 1 0 2 に流れる電流 I_1 、コモン電極 1 0 3 に流れる電流 I_2 、 I_c 及び電圧 V_s の波形を、図 1 4 D において曲線 e - h でそれぞれ示す。

【 0 0 8 9 】

図 1 5 A は、本発明による電子放出素子の第 8 の実施の形態の上面図であり、図 1 5 B は、その $V I I I - V I I I$ 断面図である。本実施の形態では、電界印加部 2 0 1 の一方の側に半円形状の駆動電極 2 0 2 及びコモン電極 2 0 3 を形成する。

【 0 0 9 0 】

図15に示す構成を有する電子放出素子の場合、すなわち、カーボンコーティングを有しない場合でも、 200 Pa 以下の低い真空度で電子を放出することとを、図16を用いて説明する。この場合、電流放出素子の周辺は、真空チャンバ211によって真空状態に保持される。駆動電極202とコモン電極203との間の短絡を防止するために、駆動電極202と電圧信号源212との間にコンデンサ213を直列配置している。駆動電極202及びコモン電極203に対向する電子捕獲電極214には、蛍光体215が設けられ、バイアス電圧 V_b が印加される。

【0091】

駆動電極202及びコモン電極203の材質は共に Au であり、信号電圧源212に印加される電圧 V_k を 160 V とし、コンデンサ213の容量を 5 nF とし、バイアス電圧 V_b を 300 V とし、電界印加部201を、比誘電率が 4500 の電歪材料で構成し、駆動電極202とコモン電極203とによって形成されるスリットの幅を $10\text{ }\mu\text{m}$ とし、真空チャンバ211の内部の真空度を 200 Pa 以下とした場合、電子捕獲電極214に流れる電流 I_c は 1.2 A となり、駆動電極202に流れる電流 I_1 (2 A) に対して約 60% の電流を電子流として取り出しており、駆動電極202とコモン電極203との間の電圧 V_s 、すなわち、電子の放出に必要な電圧が 153 V となる。なお、電流 I_1 、 I_2 、 I_c 及び電圧 V_s の波形を、図16Bにおいて曲線 $i-1$ でそれぞれ示す。

【0092】

上記のように 200 Pa 以下の非常に低い真空度で十分な電子放出が可能なのは、カーボンコーティングを有する場合も同様である。

【0093】

本発明による電子放出素子によれば、 200 Pa 以下の非常に低い真空度で電子を放出することができるので、FEDを構成する場合、パネル外周部の封止空間を非常に小さくすることができるので、狭額縁パネルを実現することができる。また、複数のパネルを並べてディスプレイを大型化する場合、パネル間の継ぎ目が目立ちにくくなる。さらに、従来のFEDでは、蛍光体などから発生するガスによるFEDの内部空間の真空度が低下し、パネルの耐久性に悪影響を及ぼすお

それがあるが、本発明による電子放出素子を用いたディスプレイによれば、200 Pa以下の非常に低い真空度で電子を放出することができるので、FEDの内部空間の真空度の低下による悪影響が大幅に軽減され、パネルの耐久性及び信頼性が大幅に向上する。

【0094】

本発明による電子放出素子及びそれを用いたFEDによれば、従来に比べて簡単かつ小型化にすることができる。これについて具体的に説明すると、先ず、FEDの内部空間の真空度を低くすることができるので、FEDの外周封止部などの内外圧力差に対する筐体維持構造を簡単かつ小型化にすることができる。

【0095】

また、電子を放出するために必要な印加電圧及び電子捕獲電極に印加すべきバイアス電圧を比較的低くすることができるので、FEDを耐圧構造とする必要がなくなり、装置全体の小型化及びパネルの薄型化が可能となる。なお、電子捕獲電極に印加すべきバイアス電圧を、0 Vとしてもよい。

【0096】

また、本発明による電子放出素子の電界印加部を構成するに際し、スピント型の電子放出素子を構成する場合のように特殊な加工を必要とせず、さらに、電極及び電界印加部を厚膜印刷で形成できるので、本発明による電子放出素子及びそれを用いたFEDを、従来に比べて低コストで製造することができる。

【0097】

さらに、電子を放出するために必要な印加電圧及び電子捕獲電極に印加すべきバイアス電圧を比較的低くすることができるので、耐圧が比較的小さい小型で廉価な駆動ICを使用することができるので、本発明による電界放出素子を用いたFEDを廉価に製造することができる。

【0098】

本発明は、上記実施の形態に限定されるものではなく、幾多の変更及び変形が可能である。

例えば、本発明による電子放出素子を、バックライトのような他のアプリケーションに適用することもできる。本発明による電子放出素子は、比較的大量の電

子線を比較的低い電圧で放出することができるので、紫外線放射方式が主流であった従来の殺菌装置に代えて、小型かつ高効率の殺菌装置を構成するのに好適である。また、本発明による電子放出素子は、角部を有する他の任意の電極構造を採用することができる。さらに、駆動電極とコモン電極との間の短絡を防止するために、第2電極すなわちコモン電極と直流オフセット電圧源との間に抵抗を直列配置することもできる。

【0099】

第6の実施の形態において、電界印加部51a, 51bを反誘電材料によって構成した場合について説明したが、電界印加部51a, 51bを、圧電材料、電歪材料及び反誘電材料のうちの少なくとも1種類によって構成すればよい。圧電材料及び／又は電歪材料を用いる場合、例えば、ジルコン酸鉛（PZ系）を主成分とする材料、ニッケルニオブ酸鉛を主成分とする材料、亜鉛ニオブ酸鉛を主成分とする材料、マンガンニオブ酸鉛を主成分とする材料、マグネシウムタンタル酸鉛を主成分とする材料、ニッケルタンタル酸鉛を主成分とする材料、アンチモンスズ酸鉛を主成分とする材料、チタン酸鉛を主成分とする材料、マグネシウムタングステン酸鉛を主成分とする材料、コバルトニオブ酸鉛を主成分とする材料又はこれらの任意の組合せを含有する複合材料を用いることができ、これらのうち、ジルコン酸鉛を含有するセラミックスが圧電材料及び／又は電歪材料として最も使用頻度が高い。

【0100】

圧電材料及び／又は電歪材料をセラミックスとした場合、上記材料に、ランタン、バリウム、ニオブ、亜鉛、セリウム、カドミウム、クロム、コバルト、アンチモン、鉄、イットリウム、タンタル、タングステン、ニッケル、マンガン、リチウム、ストロンチウム、ビスマス等の酸化物若しくはこれらのいずれかの組合せ又は他の化合物を適切に添加した適切な材料とし、例えばP1ZT系となるようにその材料に所定の添加物を加えたものも好適に用いられる。

【0101】

これら圧電材料及び／又は電歪材料の中でも、マグネシウムニオブ酸鉛とジルコン酸鉛とチタン酸鉛とからなる成分を主成分とする材料、ニッケルニオブ酸鉛

とマグネシウムニオブ酸鉛とジルコン酸鉛とチタン酸鉛とからなる成分を主成分とする材料、マグネシウムニオブ酸鉛とニッケルタンタル酸鉛とジルコン酸鉛とチタン酸鉛とからなる成分を主成分とする材料、マグネシウムタンタル酸鉛とマグネシウムニオブ酸鉛とジルコン酸鉛とチタン酸鉛とからなる成分を主成分とする材料、これらの材料の鉛の一部をストロンチウム及び／又はランタンで置換したもの等が好適に用いられ、上記スクリーン印刷などの厚膜形成手法で電界印加部 51a, 51b を形成する場合の材料として好適である。

【0102】

多成分系圧電材料及び／又は電金材料の場合、成分の組成によって、圧電及び／又は電金特性が変化するが、第6の実施の形態で好適に採用されるマグネシウムニオブ酸鉛－ジルコン酸鉛－チタン酸鉛の3成分系材料や、マグネシウムニオブ酸鉛－ニッケルタンタル酸鉛－チタン酸鉛及びマグネシウムタンタル酸鉛－マグネシウムニオブ酸鉛－ジルコン酸鉛－チタン酸鉛の4成分系材料では、立方晶－正方晶－菱面体晶の相境界付近の組成が好ましく、特に、マグネシウムニオブ酸鉛：15－50モル％、ジルコン酸鉛：10－45モル％、チタン酸鉛：30－45モル％の組成や、マグネシウムニオブ酸鉛：15－50モル％、ニッケルタンタル酸鉛：10－40モル％、ジルコン酸鉛：10－45モル％、チタン酸鉛：30－45モル％の組成及びマグネシウムニオブ酸鉛：15－50モル％、マグネシウムタンタル酸鉛：10－40モル％、ジルコン酸鉛：10－45モル％、チタン酸鉛：30－45モル％の組成が、高圧電定数及び項電気機械結合係数を有する理由から好適に採用される。

請 求 の 範 囲

1. 誘電体によって構成された電界印加部と、

この電界印加部の一方の面に形成された第1電極と、

前記電界印加部の一方の面に形成され、前記第1電極とともにスリットを形成する第2電極とを有することを特徴とする電子放出素子。

2. 請求の範囲1記載の電子放出素子において、

前記第1電極、第2電極及びスリットにカーボンコーティングを施したことを特徴とする電子放出素子。

3. 請求の範囲1又は2記載の電子放出素子において、

前記第1及び第2電極に対して所定の間隔を以って配置した第3電極を更に有し、

前記第1及び第2電極と前記第3電極との間の空間を真空としたことを特徴とする電子放出素子。

4. 圧電材料、電歪材料及び反強誘電材料のうちの少なくとも1種類によって構成された電界印加部と、

この電界印加部の一方の面に形成された第1電極と、

前記電界印加部の一方の面に形成され、前記第1電極とともにスリットを形成する第2電極とを有することを特徴とする電子放出素子。

5. 請求の範囲4記載の電子放出素子において、

前記第1電極、第2電極及びスリットにカーボンコーティングを施したことを特徴とする電子放出素子。

6. 請求の範囲4又は5記載の電子放出素子において、

前記第1及び第2電極に対して所定の間隔を以って配置した第3電極を更に有し、

前記第1及び第2電極と前記第3電極との間の空間を真空としたことを特徴とする電子放出素子。

7. 請求の範囲6記載の電子放出素子において、

前記電界印加部がアクチュエータとしても機能し、その変位動作によって、放

10027232-122001

出電了量を制御することを特徴とする電子放出素子。

8. 請求の範囲 5, 6, 7 の何れか一つの請求の範囲に記載の電子放出素子において、

前記第 3 電極に直流のオフセット電圧を印加する電圧源と、

この電圧源と前記第 3 電極との間に直列配置した抵抗とを更に有することを特徴とする電子放出素子。

9. 請求の範囲 1 - 8 の何れか一つの請求の範囲に記載の電子放出素子において、

前記第 1 電極にパルス電圧が印加されるとともに、前記第 2 電極に直流のオフセット電圧が印加されることを特徴とする電子放出素子。

10. 請求の範囲 1 - 9 の何れか一つの請求の範囲に記載の電子放出素子において、

前記第 1 電極と電圧信号源との間に直列配置したコンデンサを更に有することを特徴とする電子放出素子。

11. 請求の範囲 1 - 8 の何れか一つの請求の範囲に記載の電子放出素子において、

前記電界印加部の他方の面に形成され、前記第 1 電極に対応する第 4 電極を更に有することを特徴とする電子放出素子。

12. 請求の範囲 11 記載の電子放出素子において、

前記第 4 電極にパルス電圧が印加されるとともに、前記第 2 電極に直流のオフセット電圧が印加されることを特徴とする電子放出素子。

13. 請求の範囲 1 - 12 の何れか一つの請求の範囲に記載の電子放出素子において、

前記第 2 電極と直流オフセット電圧源との間に直列配置した抵抗を更に有することを特徴とする電子放出素子。

14. 請求の範囲 1 - 13 の何れか一つの請求の範囲に記載の電子放出素子において、

前記電界印加部の比誘電率を 1000 以上としたことを特徴とする電子放出素子。

15. 請求の範囲 1 - 14 の何れか一つの請求の範囲に記載の電子放出素子にお

いて、

前記スリットの幅を $500\mu\text{m}$ 以下としたことを特徴とする電子放出素子。

16. 請求の範囲1-15の何れか一つの請求の範囲に記載の電子放出素子において、

前記第1電極と第2電極のうちの少なくとも一方が、鋭角を成す角部を有することを特徴とする電子放出素子。

17. 請求の範囲1-16の何れか一つの請求の範囲に記載の電子放出素子において、

前記第1電極及び第2電極がカーボンナノチューブを有することを特徴とする電子放出素子。

18. 2次元的に配列された複数の電子放出素子と、

これら電子放出素子に対してそれぞれ所定の間隔を以って配置した複数の蛍光体とを具え、

前記電流放出素子の各々が、

誘電体によって構成された電界印加部と、

この電界印加部の一方の面に形成された第1電極と、

前記電界印加部の一方の面に形成され、前記第1電極とともにスリットを形成する第2電極とを有することを特徴とするフィールドエミッションディスプレイ。

19. 請求の範囲18記載のフィールドエミッションディスプレイにおいて、

前記第1電極、第2電極及びスリットにカーボンコーティングを施したことを特徴とする電子放出素子。

20. 請求の範囲18又は19記載のフィールドエミッションディスプレイにおいて、

前記蛍光体の各々の前記第1及び第2電極に対向する面とは反対側の面に、第3電極をそれぞれ配置し、

前記第1及び第2電極と前記蛍光体との間の空間を真空としたことを特徴とするフィールドエミッションディスプレイ。

21. 2次元的に配列された複数の電子放出素子と、

これら電子放出素子に対してそれぞれ所定の間隔を以って配置した複数の蛍光体とを具え、

前記電流放出素子の各々が、

圧電材料、電歪材料及び反強誘電材料のうちの少なくとも１種類によって構成された電界印加部と、

この電界印加部の一方の面に形成された第１電極と、

前記電界印加部の一方の面に形成され、前記第１電極とともにスリットを形成する第２電極とを有することを特徴とするフィールドエミッションディスプレイ。

２２．請求の範囲２１記載の電子放出素子において、

前記第１電極、第２電極及びスリットにカーボンコーティングを施したことを特徴とする電子放出素子。

２３．請求の範囲２１又は２２記載のフィールドエミッションディスプレイにおいて、

前記蛍光体の各々の前記第１及び第２電極に対向する面とは反対側の面に、第３電極をそれぞれ配置し、

前記第１及び第２電極と前記蛍光体との間の空間を真空としたことを特徴とするフィールドエミッションディスプレイ。

２４．請求の範囲２３記載のフィールドエミッションディスプレイにおいて、

前記電界印加部がアクチュエータとしても機能し、その変位動作によって、放出電子量を制御することを特徴とするフィールドエミッションディスプレイ。

２５．請求の範囲２０、２３、２４の何れか一つの請求の範囲に記載のフィールドエミッションディスプレイにおいて、

前記電子放出素子の各々が、

前記第３電極に直流のオフセット電圧を印加する電圧源と、

この電圧源と前記第３電極との間に直列配置した抵抗とを更に有することを特徴とする電子放出素子。

２６．請求の範囲１８－２５の何れか一つの請求の範囲に記載のフィールドエミッションディスプレイにおいて、

前記第1電極にパルス電圧が印加されるとともに、前記第2電極に直流のオフセット電圧が印加されることを特徴とするフィールドエミッションディスプレイ。

27. 請求の範囲18-26の何れか一つの請求の範囲に記載のフィールドエミッションディスプレイにおいて、

前記電流放出素子の各々が、

前記第1電極と電圧信号源との間に直列配置したコンデンサを更に有することを特徴とするフィールドエミッションディスプレイ。

28. 請求の範囲18-26の何れか一つの請求の範囲に記載のフィールドエミッションディスプレイにおいて、

前記電流放出素子の各々が、

前記電界印加部の他方の向に形成され、前記第1電極に対応する第4電極を更に有することを特徴とするフィールドエミッションディスプレイ。

29. 請求の範囲28記載のフィールドエミッションディスプレイにおいて、

前記第4電極にパルス電圧が印加されるとともに、前記第2電極に直流のオフセット電圧が印加されることを特徴とするフィールドエミッションディスプレイ。

30. 請求の範囲18-29の何れか一つの請求の範囲に記載のフィールドエミッションディスプレイにおいて、

前記電流放出素子の各々が、

前記第2電極と直流オフセット電圧源との間に直列配置した抵抗を更に有することを特徴とするフィールドエミッションディスプレイ。

31. 請求の範囲18-30の何れか一つの請求の範囲に記載のフィールドエミッションディスプレイにおいて、

前記電界印加部の比誘電率を1000以上としたことを特徴とするフィールドエミッションディスプレイ。

32. 請求の範囲18-31の何れか一つの請求の範囲に記載のフィールドエミッションディスプレイにおいて、

前記スリットの幅を500 μ m以下としたことを特徴とするフィールドエミ

ッションディスプレイ。

33. 請求の範囲18-32の何れか一つの請求の範囲に記載のフィールドエミ
ッションディスプレイにおいて、

前記第1電極と第2電極のうちの少なくとも一方が、鋭角を成す角部を有する
ことを特徴とするフィールドエミッションディスプレイ。

34. 請求の範囲18-33の何れか一つの請求の範囲に記載のフィールドエミ
ッションディスプレイにおいて、

前記第1電極及び第2電極がカーボンナノチューブを有することを特徴とす
るフィールドエミッションディスプレイ。

35. 請求の範囲18-34の何れか一つの請求の範囲に記載のフィールドエミ
ッションディスプレイにおいて、

2次元的に配列された複数の電子放出素子を一体に形成した基板を更に具え
ることを特徴とするフィールドエミッションディスプレイ。

10027232-122001

要 約 書

電子放出素子は、誘電体によって構成された電界印加部と、その一方の面に形成された第1電極と、それと同一面に形成され、駆動電極とともにスリットを形成する第2電極とを有し、基板の上に形成される。

10027232-122001